(19)日本国特許庁（ＪＰ）　　(12) **公開特許公報**（Ａ）　　(11)特許出願公開番号

特開2003－93341

(P2003－93341A)

(43)公開日　平成15年4月2日(2003.4.2)

(51)Int.Cl^{7}	識別記号	ＦＩ		テーマコード（参考）
Ａ６１Ｂ　1/04	372	Ａ６１Ｂ　1/04	372	４Ｃ０６１
Ｈ０４Ｎ　5/225		Ｈ０４Ｎ　5/225	Ｃ	５Ｃ０２２
5/335		5/335	Ｑ	５Ｃ０２４
			Ｚ	

審査請求　未請求　請求項の数１０Ｌ（全６数）

(21)出願番号　特願2001－290538(P2001－290538)

(22)出願日　平成13年9月25日(2001.9.25)

(71)出願人　000005430
富士写真光機株式会社
埼玉県さいたま市植竹町1丁目324番地

(72)発明者　阿部　一則
埼玉県さいたま市植竹町1丁目324番地　富士写真光機株式会社内

(72)発明者　岡田　藤夫
埼玉県さいたま市植竹町1丁目324番地　富士写真光機株式会社内

(74)代理人　100098372
弁理士　緒方　保人

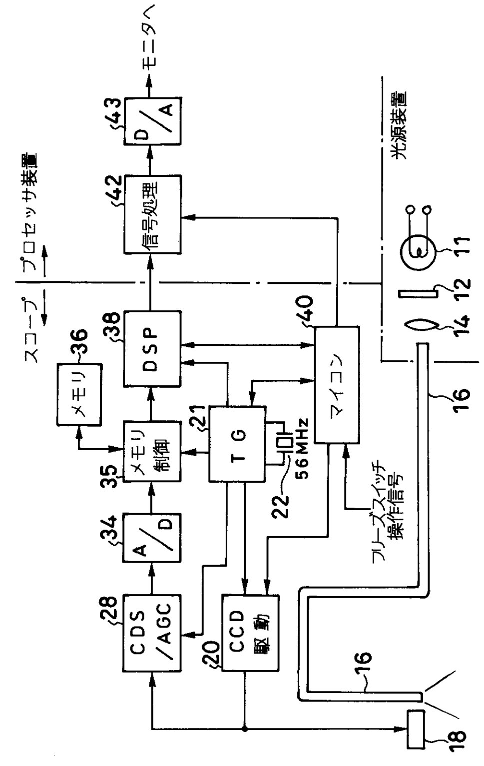
最終頁に続く

(54)【発明の名称】　電子内視鏡装置

(57)【要約】

【課題】　遮光期間を設けることなく、静止画のための全画素信号を読み出し、構成が複雑となる遮光シャッタ及びその駆動回路をなくす。

【解決手段】　約１４ＭＨｚの標準速度の第１基準信号及びその倍速度となる約２８ＭＨｚの第２基準信号を発生させるタイミングジェネレータ２１を備え、第１基準信号に基づいて動画を形成すると共に、フリーズスイッチが操作されると、倍速度の第２基準信号に基づいて撮像信号を読み出し、この信号を同一の速度でメモリ３６に書き込む。その後、この静止画信号をメモリ３６内から標準速度で読み出すことにより、静止画をモニタ表示する。これによれば、奇数及び偶数フィールドを形成するための全画素信号が１垂直走査期間で読み出されるので、従来の遮光期間の設定が不要となる。



【特許請求の範囲】

【請求項１】　光照明された被観察体を撮像素子で撮像し、動画及び静止画の表示のための画像処理を施す電子内視鏡装置において、

標準速度の第１基準信号及びこの第１基準信号の倍速度以上となる第２基準信号を発生させるタイミングジェネレータと、

上記撮像素子から動画形成のための信号を上記第１基準信号に基づき標準速度で読み出すと共に、１垂直走査期間内の露光で得られた全画素信号を、静止画形成のために上記第２基準信号に基づき標準速度の倍速度以上で読み出す撮像素子駆動回路と、

上記撮像素子で得られた静止画信号を記憶するためのメモリと、

このメモリに上記静止画信号を標準速度の倍速度以上で書き込み、その後この静止画信号を標準速度で読み出すように制御する制御回路と、を設けたことを特徴とする電子内視鏡装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は電子内視鏡装置、特に静止画については１垂直走査期間内の露光で得られた全画素の信号を読み出して１フレームの画像を形成する電子内視鏡装置の信号処理制御に関する。

【０００２】

【従来の技術】電子内視鏡装置では、光源ランプからの光がライトガイドを介してスコープ先端部へ導かれ、このスコープ先端部からの光が被観察体に照射されており、この被観察体は対物光学系を介してＣＣＤ（Charge Coupled Device）等の撮像素子で撮像される。このＣＣＤでは、１フィールド期間単位で蓄積された信号（電荷）を順次読み出すことにより、動画が形成されるが、静止画形成時には、被観察体等の動きの影響を低減するため、１垂直走査期間内の露光で得られた全画素信号を遮光期間を利用して読み出すことが行われる。この全画素信号を読み出す技術は、例えば特開平９－８０３２２号の従来例に示される。

【０００３】図６には、従来の光源装置内の構成が示されており、この装置では、点灯回路１で点灯するランプ２の前方に、光量絞り３、ランプ２の光を遮蔽する遮光シャッタ４、集光レンズ５が設けられ、この集光レンズ５からの光がライトガイド６の入射端へ供給されるようになっている。また、上記遮光シャッタ４を駆動するシャッタ駆動回路（モータを含む）７が設けられており、このシャッタ駆動回路７によりシャッタ４を例えば回転駆動させることにより、１垂直走査期間の間、ランプ光が遮蔽される。

【０００４】図７には、上記ライトガイド６を介して出力される光（露光）とＣＣＤからの信号の読出しが示されており、例えば図７（Ａ）に示す１／６０秒の期間の垂直同期信号が用いられる。そして、図７（Ｂ）に示されるように、光が出力される期間$Ｌ_1$，$Ｌ_2$…と遮光期間Ｃが１垂直走査期間毎に交互に繰り返されるように制御され、図７（Ｃ）に示されるように、光出力期間$Ｌ_1$にＣＣＤで蓄積された画素信号（電荷）は、次の期間（遮光期間Ｃ）で１，３，５…の奇数ラインが読み出され、更に次の期間で２，４，６…の偶数ラインが読み出される。即ち、上記の遮光期間Ｃは、ＣＣＤでの電荷蓄積をなくして、上記の偶数ラインの信号の読出しを可能とするために設けられる。

【０００５】このようにしてＣＣＤから読み出された奇数ラインの信号は、奇数フィールド信号として処理され、他方の偶数ラインの信号は偶数フィールド信号として処理され、これらのフィールド信号により動画及び静止画を形成することができる。また、この全画素読出し方式は、静止画形成時にのみ実行することができ、これによれば、１／６０秒の１垂直走査期間内の露光で得られた全画素信号により画像が形成され、被観察体等の動きの影響を受けない鮮明な画像が得られるという利点がある。

【０００６】

【発明が解決しようとする課題】しかしながら、従来の電子内視鏡装置では、上記遮光期間を作るため、図６に示したように、ランプ２の光を遮光する遮光シャッタ４とこのシャッタ４を駆動するためにモータを含むシャッタ駆動回路７を配置しなければならず、構成が複雑になるという問題があった。また、１垂直走査期間内のブランキング期間を除く有効期間を完全に遮光する必要があることから、遮光シャッタの駆動開始及び駆動停止の動作を迅速に行わなければならず、駆動制御が煩雑になり、かつ駆動回路自体も複雑になるという不都合があった。

【０００７】本発明は上記問題点に鑑みてなされたものであり、その目的は、遮光期間を設けることなく、静止画のための全画素信号を読み出すことができ、構成が複雑となる遮光シャッタ及びその駆動回路をなくすことが可能になる電子内視鏡装置を提供することにある。

【０００８】

【課題を解決するための手段】上記目的を達成するために、本発明は、光照明された被観察体を撮像素子で撮像し、動画及び静止画の表示のための画像処理を施す電子内視鏡装置において、標準速度の第１基準信号及びこの第１基準信号の倍速度以上となる第２基準信号を発生させるタイミングジェネレータと、上記撮像素子から動画形成のための信号を上記第１基準信号に基づき標準速度で読み出すと共に、１垂直走査期間内の露光で得られた全画素信号を、静止画形成のために上記第２基準信号に基づき標準速度の倍速度以上で読み出す撮像素子駆動回路と、上記撮像素子で得られた静止画信号を記憶するためのメモリと、このメモリに上記静止画信号を標準速度

の倍速度以上で書き込み、その後この静止画信号を標準速度で読み出すように制御する制御回路と、を設けたことを特徴とする。

【０００９】上記の構成によれば、例えば約１４ＭＨｚの標準速度の第１基準信号（クロック信号）に基づいて撮像信号が読み出され、これによって動画が形成されるが、静止画スイッチが操作されると、約２８ＭＨｚの倍速度の第２基準信号（クロック信号）に基づいて撮像信号が読み出され、この信号は画像処理された後、同一の速度でメモリに書き込まれる。その後、このメモリ内の静止画信号は、約１４ＭＨｚの標準速度で読み出されることになり、動画と同様の処理を介して静止画が形成される。この静止画信号の倍速処理によれば、奇数及び偶数フィールドを形成するための全画素信号を１垂直走査期間で読み出すことができるので、従来設定していた遮光期間が不要となる。

【００１０】

【発明の実施の形態】図１乃至図３には、実施形態例に係る電子内視鏡装置の構成が示されており、この電子内視鏡装置は、スコープ、プロセッサ装置及び光源装置等を有している。この図１において、光源装置には、キセノンランプ等のランプ１１、光量絞り１２、集光レンズ１４が設けられ、この集光レンズ１４からの光がライトガイド１６へ供給される。図示のように、上記ランプ１１からの光を遮蔽する遮光板及び遮光板駆動回路は設けられていない。

【００１１】上記ライトガイド１６は、光源装置からスコープ先端まで導かれており、このスコープ先端には、対物光学系を介して被観察体を撮像するＣＣＤ（撮像素子）１８が配置される。このＣＣＤ１８には、蓄積電荷を読み出すために、掃出しパルス（SUBパルス）、読出しパルス、水平転送パルス等を出力するＣＣＤ駆動回路２０が接続され、このＣＣＤ駆動回路２０には、タイミングジェネレータ（ＴＧ）２１が接続される。

【００１２】図２には、上記タイミングジェネレータ２１の内部の構成が示されており、このタイミングジェネレータ２１には、約５６ＭＨｚの周波数を発生させる発振器２２、この周波数５６ＭＨｚの信号を分周して倍速度の約２８ＭＨｚの第２基準信号（クロック信号）を発生させる第１分周回路２４ａ、第２基準信号を分周して標準速度の約１４ＭＨｚの第１基準信号（クロック信号）を発生させる第２分周回路２４ｂ、この第２分周回路２４ｂから出力された１４ＭＨｚの信号（ａ端子）と上記発振器２２から出力された５６ＭＨｚの信号（ｂ端子）を切り替える切換え器２５、この切換え器２５の出力と第１分周回路２４ａの出力の論理積をとるアンド回路２６が設けられる。

【００１３】このタイミングジェネレータ２１によれば、第１分周回路２４ａから倍速度の第２基準信号、第２分周回路２４ｂから標準速度の第１基準信号が出力される共に、切換え器２５がａ端子に切り替えられているとき、標準速度のサンプリングパルス$ＳＰ_1$が得られ、ｂ端子に切り替えられているとき、倍速度のサンプリングパルス$ＳＰ_1$が得られる。また、図示していないが、その他にも、サンプリング時にノイズを除去するためのサンプリングパルス$ＳＰ_2$を含む各種のタイミング信号が形成される。

【００１４】一方、上記ＣＣＤ１８の後段には、ＣＤＳ（Correlated Double Sampling－相関二重サンプリング）／ＡＧＣ（Automatic Gain Control－自動利得制御回路）２８が配置されており、このＣＤＳ／ＡＧＣ２８は、上記のサンプリングパルス$ＳＰ_1$，$ＳＰ_2$を用いてＣＣＤ１８の出力信号に対し相関二重サンプリングを施すと共に、所定の増幅処理をする。

【００１５】図３には、このＣＤＳ／ＡＧＣ２８のサンプリング回路の一部が示されており、図示されるように、サンプリングパルス$ＳＰ_1$を与え画像信号を取り出すための回路３０ａ（ここでは、スイッチとして表す）、サンプリングパルス$ＳＰ_2$を与え基準レベルのノイズ信号を取り出すための回路３０ｂ、反転素子３１ａ，３１ｂ、差出力器３２が設けられる。即ち、上記パルス$ＳＰ_1$にて撮像信号の画像情報部分が抽出され、一方パルス$ＳＰ_2$では撮像信号の基準レベルのノイズ成分が抽出されており、上記差出力器３２にてノイズ成分を画像情報部分から差し引き、除去することができる。

【００１６】このようなＣＤＳ／ＡＧＣ２８には、Ａ／Ｄ変換器３４を介して、メモリ制御回路３５及びメモリ３６が接続されており、このメモリ制御回路３５は、動画信号をメモリ３６を通さずにそのまま出力すると共に、静止画信号を倍速度の２８ＭＨｚ（画素単位の速度）でメモリ３６へ書き込み、その後標準速度の１４ＭＨｚで読み出すように制御する。このメモリ制御回路３５の後段に、ＤＳＰ（Digital Signal Processor－デジタル信号プロセッサ）３８が設けられ、このＤＳＰ３８では、ホワイトバランス、ガンマ補正等の各種の処理が施され、例えば輝度信号と色差信号が形成される。

【００１７】また、上記回路での各種の統括制御を行うマイコン４０が設けられ、このマイコン４０には、スコープ操作部等に配置されたフリーズスイッチの操作信号が供給されており、これによって静止画形成の制御を行う。更に、プロセッサ装置では、上記ＤＳＰ３８から出力された画像信号を入力するように、信号処理回路４２、そしてＤ／Ａ変換器４３が設けられており、モニタへ出力するための各種の処理が上記信号処理回路４２で行われる。

【００１８】実施形態例は以上の構成からなり、その作用を図４及び図５を参照しながら説明する。図４には、ＣＣＤ駆動回路２０及びタイミングジェネレータ２１から出力される信号が示されており、動画形成時においては、図４（Ａ）の標準速度の１４ＭＨｚの水平転送パル

ス（H_1）がＣＣＤ駆動回路２０からＣＣＤ１８に与えられると共に、図４（Ｂ），（Ｃ）の標準速度のサンプリングパルスＳP_1，ＳP_2がタイミングジェネレータ２１からＣＤＳ／ＡＧＣ回路２８へ与えられる。また、静止画形成時では、図４（Ｄ）の倍速度の２８ＭＨｚの水平転送パルス（H_1）がＣＣＤ１８に与えられると共に、図４（Ｅ），（Ｆ）の倍速度のサンプリングパルスＳP_1，ＳP_2がＣＤＳ／ＡＧＣ回路２８へ与えられる。

【００１９】図５には、画像形成時の各部での動作が示されており、通常の動画形成時においては、図５（Ａ）に示されるように、1/６０秒の垂直走査期間毎に、奇数及び偶数のフィールド信号A_1，B_1，A_2，B_2…が得られる。即ち、図４（Ａ）の周波数１４ＭＨｚの水平転送パルス（H_1）によりＣＣＤ１８で蓄積された画素単位の信号が取り出され、また図４（Ｂ），（Ｃ）の標準速度のサンプリングパルスＳP_1，ＳP_2によって画像信号が抽出される等の処理により、１垂直走査期間毎に、奇数及び偶数フィールド信号が形成される。このフィールド信号が、その他の回路を介してモニタへ供給されることにより、モニタ上に被観察体の動画が形成される。

【００２０】一方、フリーズスイッチが操作され、図５（Ｂ）のフリーズ信号ｓがマイコン４０へ供給されると、図５（Ｃ）の１／１２０秒周期の垂直同期信号、図５（Ｄ）の読出しパルス等がＣＣＤ１８へ与えられ、このＣＣＤ１８では、図５（Ｅ）に示される受光の中の１回の露光L_fにより蓄積された全画素の電荷（信号）が静止画信号として読み出される。即ち、画素単位では、図４（Ｄ）の通常の倍速度の周波数２８ＭＨｚの水平転送パルス（H_1）等により信号が読み出されることにより、図５（Ｆ）のように、１／１２０秒周期で奇数水平ラインの信号A_f、と偶数水平ラインの信号B_fが取り出される。

【００２１】また、上記ＣＤＳ／ＡＧＣ回路２８では、図４（Ｅ），（Ｆ）の倍速度のサンプリングパルスＳP_1，ＳP_2によって画像信号が抽出され、またその他の処理が施され、フィールド信号A_{f1}、B_{f2}が形成される。そして、これら静止画のフィールド信号A_{f1}、B_{f2}が倍速度で、即ち１垂直走査期間が１／１２０秒となる速さでメモリ３６に書き込まれる。その後、図５（Ｇ）に示されるように、このメモリ３６から奇数及び偶数のフィールド信号A_{f1}，B_{f2}が標準速度、即ち１垂直走査期間が１／６０秒となる速さで読み出される。なお、これらのフィールド信号A_{f1}，B_{f2}は、＊静止画形成動作が終了するまで、繰り返し読み出される。そして、上記静止画の奇数及び偶数のフィールド信号A_{f1}，B_{f2}は、ＤＳＰ３８、信号処理回路４２を介してモニタへ出力され、この結果、モニタに静止画が表示される。

【００２２】このような静止画では、１フレームの画像情報が１／６０秒で形成されることになり、１／３０秒となる動画と比較すると、半分の露光時間となることから、被観察体等の動きの影響がない鮮明な画像となる。また、ＣＣＤ１８から全画素の撮像信号を倍速度（又は倍速度以上）で読み出すことにより、従来の図７（Ｂ）ように、次の期間［図５（Ｅ）の期間Ｌｇ］を遮光期間とする必要がなく、遮光シャッタ及びその駆動回路が不要になるという利点がある。

【００２３】

【発明の効果】以上説明したように、本発明によれば、標準速度の第１基準信号と標準速度の倍速度以上となる第２基準信号を発生させるタイミングジェネレータを備え、静止画形成時には撮像素子から１垂直走査期間内の露光で得られた全画素信号を倍速度以上でを読み出すと共に、この全画素の静止画信号を倍速度でメモリに記憶させ、その後標準速度で読み出すように制御したので、遮光期間を設けることなく、静止画のための全画素信号を読み出すことができる。従って、遮光シャッタ及びその駆動回路を設ける必要がなく、この遮光シャッタの煩雑な駆動制御も不要となる。

【図面の簡単な説明】

【図１】本発明の実施形態例に係る電子内視鏡装置の主要構成を示すブロック図である。

【図２】実施形態例のタイミングジェネレータ内の一部の構成を示す回路図である。

【図３】実施形態例のＣＤＳ／ＡＧＣ回路でのサンプリングに関する一部の構成を示す回路図である。

【図４】実施形態例のＣＣＤ駆動回路及びタイミングジェネレータで形成される信号を示す波形図である。

【図５】実施形態例の画像形成に関する信号及び動作を示す図である。

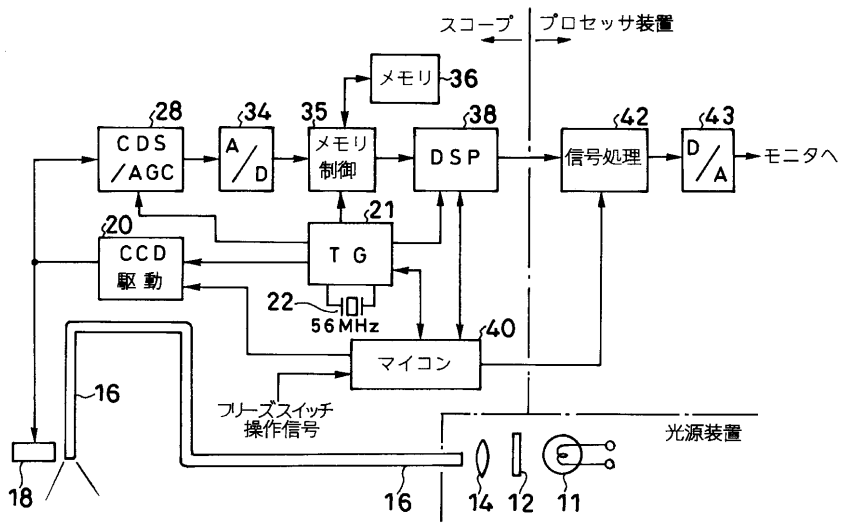
【図６】従来の光源装置の構成を示す図である。

【図７】従来の撮像素子での動作を示す図である。

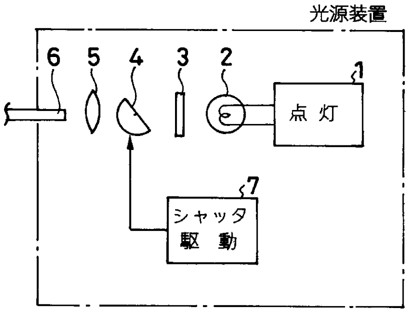
【符号の説明】

１８…ＣＣＤ、　２０…ＣＣＤ駆動回路、２１…タイミングジェネレータ、　２２…発振器、２４ａ，２４ｂ…分周回路、２８…ＣＤＳ／ＡＧＣ回路、３５…メモリ制御回路、　３６…メモリ、４０…マイコン。

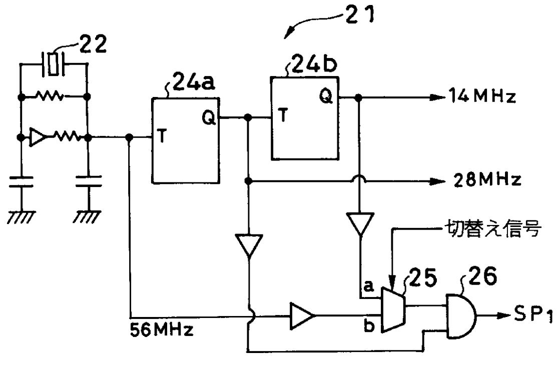
【図１】



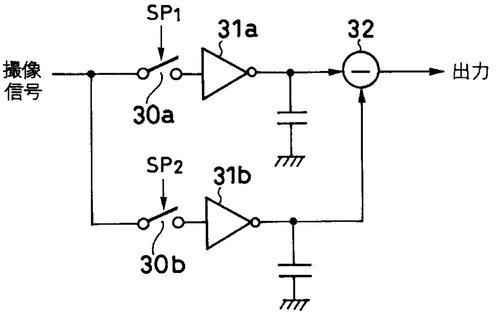
【図６】



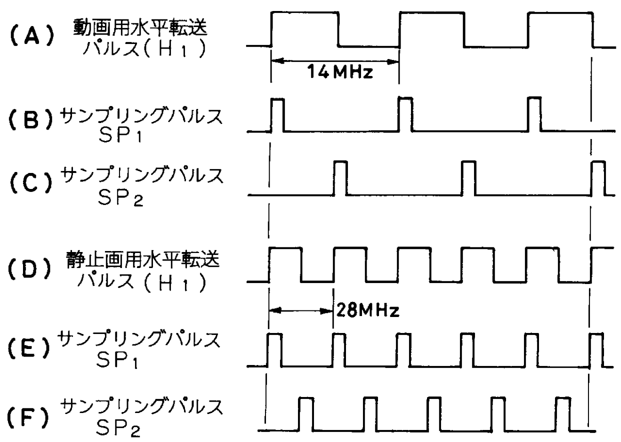
【図２】



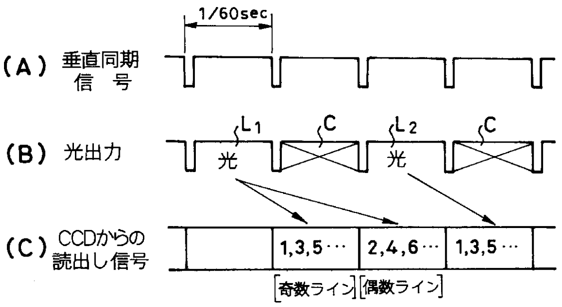
【図３】



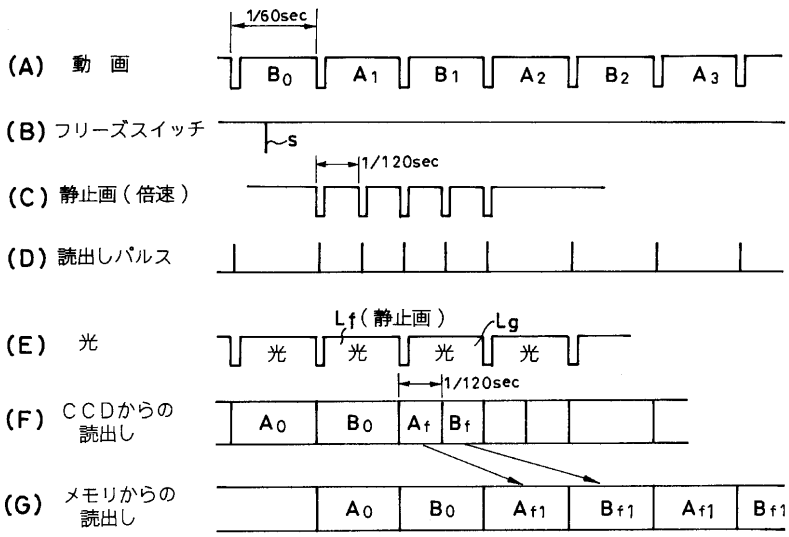
【図４】



【図７】



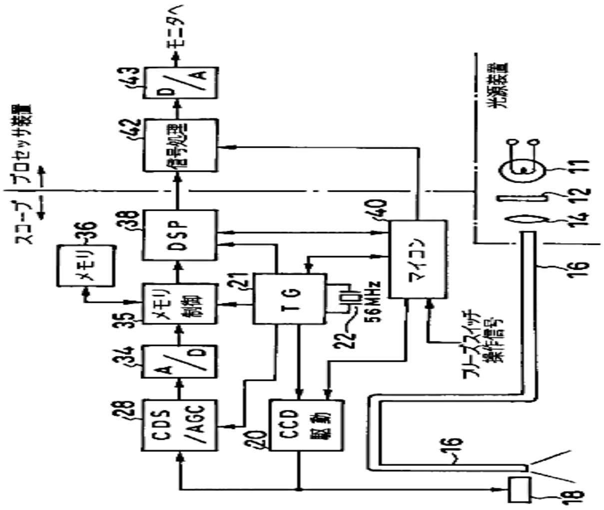
【図５】



フロントページの続き

Ｆターム(参考)	4C061	AA00	BB00	CC06	DD00	LL02
		MM09	NN01	NN05	NN07	SS03
		SS11	SS30	WW01	XX02	YY12
	5C022	AA09	AB15	AC42	AC52	AC69
	5C024	AX04	BX02	EX54	GY01	HX02
		HX50	JX30			

专利名称(译)	电子内视镜装置		
公开(公告)号	[JP2003093341A](JP2003093341A)	公开(公告)日	2003-04-02
申请号	JP2001290538	申请日	2001-09-25
[标]申请(专利权)人(译)	富士写真光机株式会社		
申请(专利权)人(译)	富士摄影光学有限公司		
[标]发明人	阿部一則 岡田藤夫		
发明人	阿部 一則 岡田 藤夫		
IPC分类号	A61B1/04 H04N5/225 H04N5/335 H04N5/341 H04N5/353 H04N5/372 H04N5/376 H04N7/18		
CPC分类号	H04N7/18 H04N2005/2255		
FI分类号	A61B1/04.372 H04N5/225.C H04N5/335.Q H04N5/335.Z A61B1/045.610 A61B1/045.631 A61B1/05 H04N5/225 H04N5/335.410 H04N5/335.530 H04N5/335.720 H04N5/335.760 H04N5/341 H04N5/353 H04N5/372 H04N5/376		
F-TERM分类号	4C061/AA00 4C061/BB00 4C061/CC06 4C061/DD00 4C061/LL02 4C061/MM09 4C061/NN01 4C061/NN05 4C061/NN07 4C061/SS03 4C061/SS11 4C061/SS30 4C061/WW01 4C061/XX02 4C061/YY12 5C022/AA09 5C022/AB15 5C022/AC42 5C022/AC52 5C022/AC69 5C024/AX04 5C024/BX02 5C024/EX54 5C024/GY01 5C024/HX02 5C024/HX50 5C024/JX30 4C161/AA00 4C161/BB00 4C161/CC06 4C161/DD00 4C161/LL02 4C161/MM09 4C161/NN01 4C161/NN05 4C161/NN07 4C161/SS03 4C161/SS11 4C161/SS30 4C161/WW01 4C161/XX02 4C161/YY12 5C122/DA26 5C122/EA56 5C122/FC08 5C122/GA24 5C122/HB02		
外部链接	Espacenet		

摘要(译)

要解决的问题为了在不提供光阻挡时间的情况下读取静止图像的全像素信号，消除了结构复杂的光阻挡快门及其驱动电路。 解决方案：该装置包括：定时发生器21，用于产生大约14MHz的标准速度的第一参考信号和大约28MHz的第二参考信号，该第二参考信号是其双倍速度，并且基于第一参考信号形成运动图像，当操作开关时，基于双倍速度的第二参考信号读取成像信号，并且该信号以相同的速度写入存储器中。此后，以标准速度从存储器36读出该静止图像信号，从而在监视器上显示静止图像。据此，由于在一个垂直扫描周期中读取用于形成奇数和偶数场的所有像素信号，因此不需要设置传统的光屏蔽周期。